

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

60188-070

June 26, 2001

OKAMOTO

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.



出願年月日
Date of Application:

2000年 6月26日

出願番号
Application Number:

特願2000-190493

願人
Applicant(s):

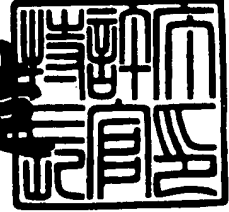
松下電器産業株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 3月30日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3025526

2

Docket No.: 60188-070

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Koji OKAMOTO

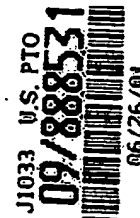
Serial No.:

Group Art Unit:

Filed: June 26, 2001

Examiner:

For: CLOCK RECOVERY CIRCUIT

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**Commissioner for Patents
Washington, DC 20231

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims the priority
of:

Japanese Patent Application No. 2000-190493,
Filed June 26, 2000

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:ykg
Date: June 26, 2001
Facsimile: (202) 756-8087

【書類名】 特許願
【整理番号】 2037620001
【提出日】 平成12年 6月26日
【あて先】 特許庁長官 殿
【国際特許分類】 H03L 7/093
G11B 20/10

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 岡本 好史

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100077931

【弁理士】

【氏名又は名称】 前田 弘

【選任した代理人】

【識別番号】 100094134

【弁理士】

【氏名又は名称】 小山 廣毅

【選任した代理人】

【識別番号】 100110939

【弁理士】

【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006010

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 クロック抽出回路

【特許請求の範囲】

【請求項 1】 デジタル化された入力信号から当該入力信号に同期したクロックを抽出するためのクロック抽出回路であって、

クロック信号を生成するためのクロック生成部と、

前記クロック信号に対する前記入力信号の位相誤差を検出するための位相誤差検出部と、

前記位相誤差が 0 となるように前記位相誤差検出部の出力に基づいて前記クロック生成部の発振周波数を制御するための制御部とを備え、

前記位相誤差検出部は、

前記入力信号が予め設定された値をクロスするポイントを表すタイミング信号を生成するためのクロス検出部と、

前記タイミング信号に基づいて、前記クロック信号に対する前記入力信号の位相誤差を推定するための位相誤差推定部と、

前記入力信号の変動パターンを検出するためのパターン検出部と、

前記検出された変動パターンに応じて、前記推定された位相誤差を前記制御部へ出力するか否かを選択するための選択部とを有することを特徴とするクロック抽出回路。

【請求項 2】 請求項 1 記載のクロック抽出回路において、

前記パターン検出部は、

前記入力信号を時系列データとして保持するための保持部と、

前記保持部に格納されたデータと予め設定された変動パターンとを比較するための比較部と、

前記入力信号の変動パターンがある特定パターンを示すことが前記比較の結果から判明した場合には、前記推定された位相誤差が前記制御部へ出力されないように前記選択部を制御するための論理回路部とを有することを特徴とするクロック抽出回路。

【請求項 3】 請求項 1 記載のクロック抽出回路において、

前記パターン検出部は、

前記入力信号を時系列データとして保持するための保持部と、

前記保持部に格納されたデータのうち少なくとも2つのデータと予め設定された閾値との大小を比較するための比較部と、

前記入力信号の変動パターンがある特定パターンを示すことが前記少なくとも2つのデータ及び前記比較の結果から判明した場合には、前記推定された位相誤差が前記制御部へ出力されないように前記選択部を制御するための論理回路部とを有することを特徴とするクロック抽出回路。

【請求項4】 請求項1記載のクロック抽出回路において、

前記パターン検出部は、

前記入力信号を時系列データとして保持するための第1の保持部と、

前記第1の保持部に格納された2連続データの差分を逐次算出するための減算部と、

前記減算部の出力を時系列データとして保持するための第2の保持部と、

前記入力信号の変動パターンがある特定パターンを示すことが前記減算部の出力及び前記第2の保持部に格納されたデータから判明した場合には、前記推定された位相誤差が前記制御部へ出力されないように前記選択部を制御するための論理回路部とを有することを特徴とするクロック抽出回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、デジタル化された入力信号から当該入力信号に同期したクロックを抽出するためのクロック抽出回路に関するものである。

【0002】

【従来の技術】

光ディスク、磁気ディスク等の記録媒体に記録されたデータ信号を復号して再生するためのデータ再生装置では、記録媒体からの再生信号をデータとして識別するために、この再生信号に同期したクロックを当該再生信号から抽出する必要がある。

【 0 0 0 3 】

例えばDVDディスクには、RLL (2, 10) の変調規則に従って、8/16変調が施されたデータが格納されている。記録チャネルビットをTとするとき、再生データ系列のパルス幅は3T~11Tとなる。実際の再生データは光ヘッドのMTF特性により、図8に示すとおりアナログ波形となる。このアナログ波形は、A/D変換器によりサンプリングされてデジタル化される。このようにしてデジタル化された再生信号からクロックの抽出がなされる。

【 0 0 0 4 】

A/D変換器の出力が2の補数で表されている場合、再生信号に同期したクロックを抽出する方法として、再生データのゼロクロスポイントを用いる手法が挙げられる。この手法では、ゼロクロスポイントと判別された再生信号のサンプル値に比例した位相誤差が算出され、この位相誤差が0となるようにクロック抽出のためのPLL (phase locked loop) が動作する。

【 0 0 0 5 】

【発明が解決しようとする課題】

ところで、光ヘッドに特性劣化やデフォーカスが生じている場合、再生信号が劣化し、ゼロクロスポイントを誤認識する場合が生じる。このような誤認識は、DVDディスクの場合、再生信号のパルス幅が最短（高周波）である3Tの時に生じやすい。

【 0 0 0 6 】

図9は、光ディスク装置における劣化した再生信号の一例を示している。図9の例によれば、再生信号の変動パターンが3Tパターンである場合に、本来ゼロクロスポイントと判別されるべきポイントがサンプル値Z_t（サイクル79）であるにもかかわらず、従来のクロック抽出回路のクロス検出部は、その次のサンプル値Z（サイクル80）がゼロクロスポイントであるものと誤認識してしまう。このようにして再生信号のゼロクロスポイントが誤認識されると、位相誤差の方向を誤った方向に捉えてしまい、結果としてクロック抽出用のPLLのロックが外れてしまうことがあった。

【 0 0 0 7 】

・本発明の目的は、クロック抽出回路において誤検出された位相誤差が利用されないようにすることで、PLLのロックが外れないようにすることにある。

【 0 0 0 8 】

【課題を解決するための手段】

上記目的を達成するため、本発明に係るクロック抽出回路は、入力信号の変動パターンがある特定パターン（例えばDVDディスクであれば3Tパターン）を示すことが判明した場合には、例えばゼロクロスポイントの検出信頼性が低いものとみなし、推定された位相誤差がPLLの制御に利用されないような構成を採用したものである。

【 0 0 0 9 】

具体的に説明すると、本発明は、クロック信号を生成するためのクロック生成部と、前記クロック信号に対する入力信号の位相誤差を検出するための位相誤差検出部と、前記位相誤差が0となるように前記位相誤差検出部の出力に基づいて前記クロック生成部の発振周波数を制御するための制御部とを備えたクロック抽出回路において、前記位相誤差検出部は、入力信号が予め設定された値をクロスするポイントを表すタイミング信号を生成するためのクロス検出部と、前記タイミング信号に基づいて前記クロック信号に対する前記入力信号の位相誤差を推定するための位相誤差推定部と、前記入力信号の変動パターンを検出するためのパターン検出部と、前記検出された変動パターンに応じて、前記推定された位相誤差を前記制御部へ出力するか否かを選択するための選択部とを有することとしたものである。

【 0 0 1 0 】

【発明の実施の形態】

以下、DVDディスクの再生系におけるクロック抽出回路への本発明の適用例について説明する。

【 0 0 1 1 】

図1は、本発明に係るクロック抽出回路を利用した光ディスク装置における再生系信号処理回路の一例を示している。図1において、10は光（DVD）ディスク、11は光ヘッド、12は再生信号の振幅補正用のAGC回路、13はアナ

ログフィルタ、14はA/D変換器、15は波形補正用のデジタルフィルタ、16は最尤復号器、17は本発明に係るクロック抽出回路である。

【0012】

図1の構成によれば、光ヘッド11より光ディスク10に再生光が照射される。光ヘッド11は、光ディスク10の表面上に形成されているピット列に再生光をトレースさせながら反射光を検出する。反射光はピットの有無によりその位相が変移される。したがって、光ヘッド11は反射光と再生光とを重ね合わせることによってピットの有無に応じて明るさが変わる光を得て、この光をフォトディテクタにより電気信号に変換する。光ヘッド11により得られた再生信号はAGC回路12により増幅され、アナログフィルタ13により波形等化が行われる。アナログフィルタ13の出力はA/D変換器14に供給される。A/D変換器14は、供給されたアナログ信号をデジタル化する。このようにしてデジタル化された再生信号は、デジタルフィルタ15により所望の再生特性となるように波形補正がなされた後、最尤復号器16により復号データに変換される。また、A/D変換器14でデジタル化された再生信号は、クロック抽出回路17にも入力される。クロック抽出回路17は、この入力信号に同期したクロックを当該入力信号から抽出するものである。クロック抽出回路17の出力クロック（抽出クロック）は、A/D変換器14におけるデジタル化のためのサンプリングクロックとして、またデジタルフィルタ15、最尤復号器16等のデジタル部のシステムクロックとして使用される。

【0013】

図2は、図1中のクロック抽出回路17の構成例を示している。図2において、20は位相誤差検出部、30は制御部、40はクロック生成部である。クロック生成部40は、抽出クロックを供給するように周波数可変のクロック信号を生成する。位相誤差検出部20は、A/D変換器14の出力サンプル値、すなわちデジタル化された再生信号（以下、単に再生信号という。）を入力信号として受け取り、抽出クロックに対する再生信号の位相誤差を検出する。制御部30は、位相誤差検出部20の検出結果に基づいて、当該位相誤差が0となるようにクロック生成部40の発振周波数を制御する。

【 0 0 1 4 】

位相誤差検出部 2 0 において、2 1 はクロス検出部、2 2 は位相誤差推定部、2 3 はパターン検出部、2 4 は選択部である。クロス検出部 2 1 は、再生信号がゼロクロスするポイントを検出する。具体的には、ゼロクロス検出時に 1 クロックサイクルだけ H i (ハイ) レベルの信号がクロス検出部 2 1 からタイミング信号として出力される。位相誤差推定部 2 2 は、クロス検出部 2 1 から H i レベルのタイミング信号が出力された際の再生信号から、抽出クロックに対する当該再生信号の位相誤差を推定する。パターン検出部 2 3 は、再生信号の変動パターンを検出するための回路ブロックである。ここでは D V D ディスクの再生系におけるクロック抽出回路について説明しているので、図 2 中のパターン検出部 2 3 は、再生信号の変動パターンが 3 T パターンであるか否かを検出するものとする。また、このパターン検出部 2 3 から出力される変動パターン検出信号 / 3 T は、3 T パターンの検出時に L o (ロー) レベルを、その他の変動パターンの検出時に H i レベルをそれぞれ示すものとする。選択部 2 4 は、変動パターン検出信号 / 3 T が H i レベルの場合に位相誤差の推定結果を、変動パターン検出信号 / 3 T が L o レベルの場合に 0 をそれぞれ選択して、制御部 3 0 へ位相誤差検出信号を出力するための回路ブロックである。

【 0 0 1 5 】

つまり、図 2 のクロック抽出回路 1 7 では、再生信号の変動パターンが 3 T パターンを示すことが判明した場合には、ゼロクロスポイントの検出信頼性が低いものとみなし、位相誤差推定値が P L L の制御に利用されないようになっている。これにより、クロック抽出回路 1 7 の安定動作が保証される。

【 0 0 1 6 】

以下、図 2 中のパターン検出部 2 3 の第 1 ～第 3 の構成例を順次説明する。

【 0 0 1 7 】

(第 1 の構成例)

図 9 を再び参照すると、従来ゼロクロスポイントの誤認識を生じていた 3 T パターンでは、正のサンプル値の連続数 (サイクル 8 0 及び 8 1) が極端に少なくなっていることが分かる。負のサンプル値の連続数が極端に少なくなった場合も

同様である。

【 0 0 1 8 】

図 3 に示したパターン検出部 2 3 の第 1 の構成例は、この原理を用いて 3 T パターンの有無を検出するものである。図 3 において、5 0 は M S B 保持部、6 0 は比較部、6 5 は論理回路部である。M S B 保持部 5 0 は、9 個の 1 ビットラッチ 5 1 ～ 5 9 で構成され、与えられたサンプル値の最上位ビット（2 の補数表記における符号ビット）を時系列データとして保持する。比較部 6 0 は、4 個の 9 ビットコンパレータ 6 1 ～ 6 4 で構成され、M S B 保持部 5 0 に格納されたデータと予め設定された変動パターンとをそれぞれ比較する。ここで、4 つの設定パターンを「0 0 0 0 1 1 1 1 1」、「1 1 1 1 0 0 0 0 0」、「0 0 0 0 0 1 1 1 1」、「1 1 1 1 1 0 0 0 0」とする。これは、3 T パターン以外であれば、少なくとも 4 個の正のサンプル値が連続し、又は少なくとも 4 個の負のサンプル値が連続するという観点に立ったものである。つまり、3 T パターンであれば、4 個の 9 ビットコンパレータ 6 1 ～ 6 4 のいずれでも一致が成立せず、これらのコンパレータ 6 1 ～ 6 4 の出力が全て L o レベルになる。論理回路部 6 5 は、コンパレータ 6 1 ～ 6 4 の出力から上記変動パターン検出信号 / 3 T を生成するように、4 入力 O R ゲートで構成される。すなわち、3 T パターンであれば、変動パターン検出信号 / 3 T が L o レベルとされる。

【 0 0 1 9 】

（第 2 の構成例）

図 4 は、図 2 中のパターン検出部 2 3 の他の動作原理を示している。つまり、3 T パターン以外であれば、ゼロクロスポイントと判別されたサンプル値 Z に対し、前後にそれぞれ 2 サンプルだけ離れたポイントのサンプル値は、その絶対値が予め設定された閾値（+側を T H + とし、-側を T H - とする。）の絶対値より大きく、かつ異符号となるのである。

【 0 0 2 0 】

図 5 に示したパターン検出部 2 3 の第 2 の構成例は、この原理を用いて 3 T パターンの有無を検出するものである。図 5 において、7 0 はサンプル保持部、8 0 は比較部、9 0 は論理回路部である。サンプル保持部 7 0 は、5 個の多ビット

ラッチ 71～75 で構成され、与えられたサンプル値を時系列データとして保持する。比較部 80 は、4 個の多ビットコンパレータ 81, 82, 84, 85 と、2 個の 2 入力 OR ゲート 83, 86 とで構成される。このうち、コンパレータ 81, 82 と OR ゲート 83 とは、サンプル保持部 70 の初段ラッチ 71 に格納されたデータと閾値 $TH+$ 及び $TH-$ との大小を比較し、当該初段ラッチデータの絶対値が閾値の絶対値より大きい場合に Hi レベルの信号を供給する。コンパレータ 84, 85 と OR ゲート 86 とは、サンプル保持部 70 の最終段ラッチ 75 に格納されたデータと閾値 $TH+$ 及び $TH-$ との大小を比較し、当該最終段ラッチデータの絶対値が閾値の絶対値より大きい場合に Hi レベルの信号を供給する。論理回路部 90 は、上記変動パターン検出信号/3T を生成するように、排他的 OR ゲート 91 と、3 入力 AND ゲート 92 とで構成される。すなわち、比較部 80 における 2 個の 2 入力 OR ゲート 83, 86 の出力が共に Hi レベルであり、かつサンプル保持部 70 における初段及び最終段ラッチ 71, 75 の各々に格納されたデータが互いに異符号である場合には、図 4 のとおり 3T パターン以外であるので、変動パターン検出信号/3T が Hi レベルとされる。逆に、3T パターンであれば、変動パターン検出信号/3T が Lo レベルとされる。

【0021】

なお、この場合の閾値 $TH+$ 及び $TH-$ としては、例えば従来の光ディスクの再生系におけるビタビ復号器の閾値を用いることができる。サンプル保持部 70 に格納されたデータのうち 3 つ以上のデータと予め設定された閾値との大小を比較してもよい。

【0022】

(第 3 の構成例)

図 6 は、図 2 中のパターン検出部 23 の更に他の動作原理を示している。つまり、3T パターン以外であれば、ゼロクロスポイントと判別されたサンプル値 Z に対し、前 2 サンプルの差分値と後ろ 2 サンプルの差分値とが同符号となるのである。

【0023】

図 7 に示したパターン検出部 23 の第 3 の構成例は、この原理を用いて 3T パ

ターンの有無を検出するものである。図7において、100はサンプル保持部、110は減算部、120はMSB保持部、130は論理回路部である。サンプル保持部100は、2個の多ビットラッチ101、102で構成され、与えられたサンプル値を時系列データとして保持する。減算部110は、サンプル保持部100に格納された2連続データの差分を逐次算出する。MSB保持部120は、3個の1ビットラッチ121～123で構成され、減算部110の出力の最上位ビット（符号ビット）を時系列データとして保持する。論理回路部130は、MSB保持部120の入出力データから上記変動パターン検出信号/3Tを生成するように、排他的NORゲートで構成される。すなわち、減算部110の出力とMSB保持部の最終段ラッチ123の出力とが同符号である場合には、図6のとおりの3Tパターン以外であるので、変動パターン検出信号/3TがHiレベルとされる。逆に、3Tパターンであれば、変動パターン検出信号/3TがLoレベルとされる。

【0024】

以上、DVDディスクの再生系におけるクロック抽出回路への本発明の適用例を説明したが、本発明の適用対象はこれに限定されない。なお、クロック抽出回路の入力信号が2の補数以外の表現によるデジタル信号である場合には、当該入力信号が予め設定された0以外の値をクロスするポイントをもとに位相誤差を検出すればよい。

【0025】

【発明の効果】

以上説明してきたとおり、本発明によれば、入力信号の変動パターンがある特定パターンを示すことが判明した場合には、推定された位相誤差がPLLの制御に利用されないような構成を採用したので、クロック抽出回路の安定動作を保証することができる。

【図面の簡単な説明】

【図1】

本発明に係るクロック抽出回路を利用した光ディスク装置における再生系信号処理回路の構成例を示すブロック図である。

【図 2】

図 1 中のクロック抽出回路の構成例を示すブロック図である。

【図 3】

図 2 中のパターン検出部の構成例を示す回路図である。

【図 4】

図 2 中のパターン検出部の動作原理を説明するための概念図である。

【図 5】

図 4 の原理を適用したパターン検出部の構成例を示す回路図である。

【図 6】

図 2 中のパターン検出部の他の動作原理を説明するための概念図である。

【図 7】

図 6 の原理を適用したパターン検出部の構成例を示す回路図である。

【図 8】

光ディスクにおける記録データと再生信号の一例を示す波形図である。

【図 9】

劣化した再生信号の一例を示す波形図である。

【符号の説明】

- 1 0 光ディスク
- 1 1 光ヘッド
- 1 2 A G C 回路
- 1 3 アナログフィルタ
- 1 4 A / D 変換器
- 1 5 デジタルフィルタ
- 1 6 最尤復号器
- 1 7 クロック抽出回路
- 2 0 位相誤差検出部
- 2 1 クロス検出部
- 2 2 位相誤差推定部
- 2 3 パターン検出部

2 4 選択部

3 0 制御部

4 0 クロック生成部

5 0, 1 2 0 M S B 保持部

7 0, 1 0 0 サンプル保持部

6 0, 8 0 比較部

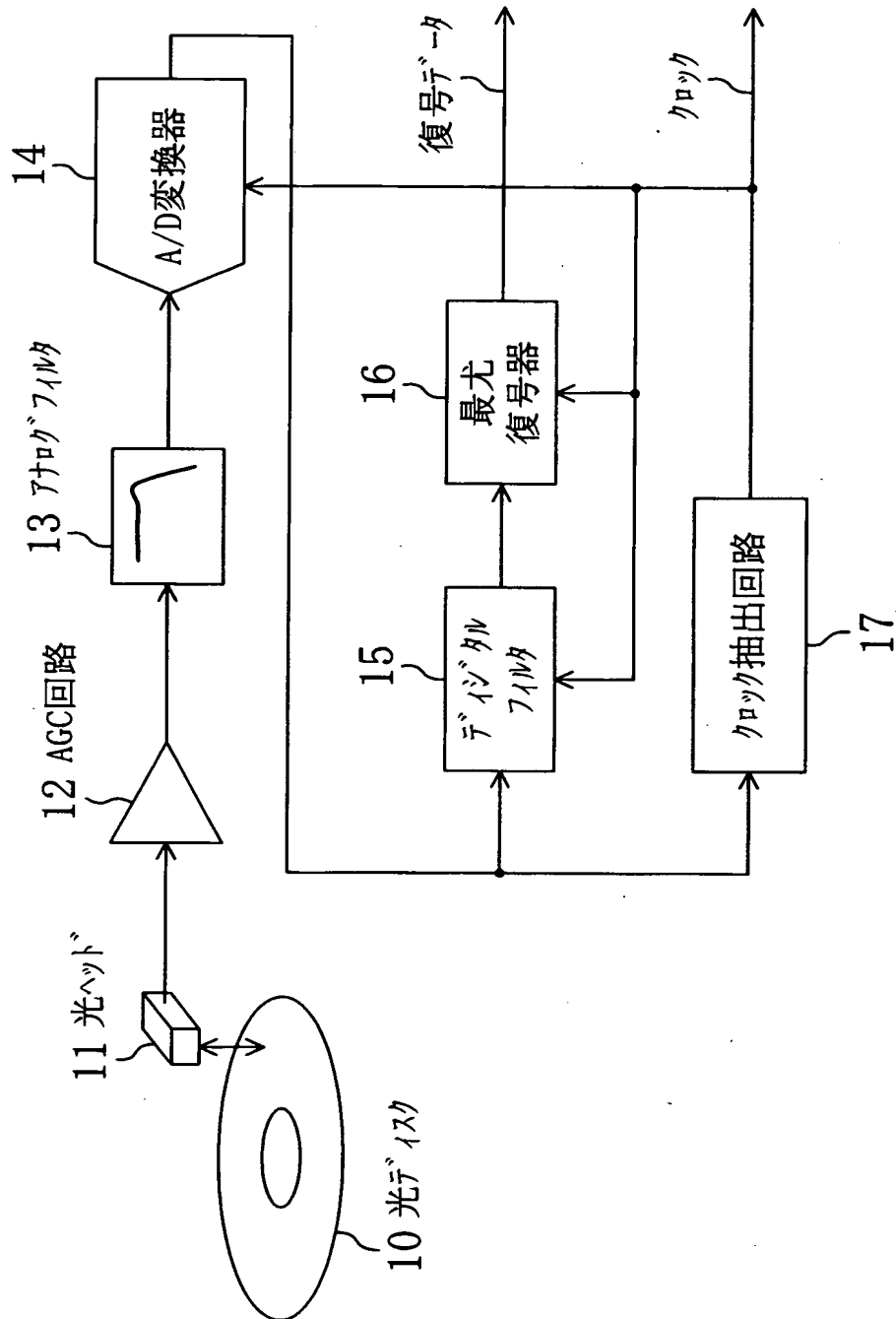
6 5, 9 0, 1 3 0 論理回路部

1 1 0 減算部

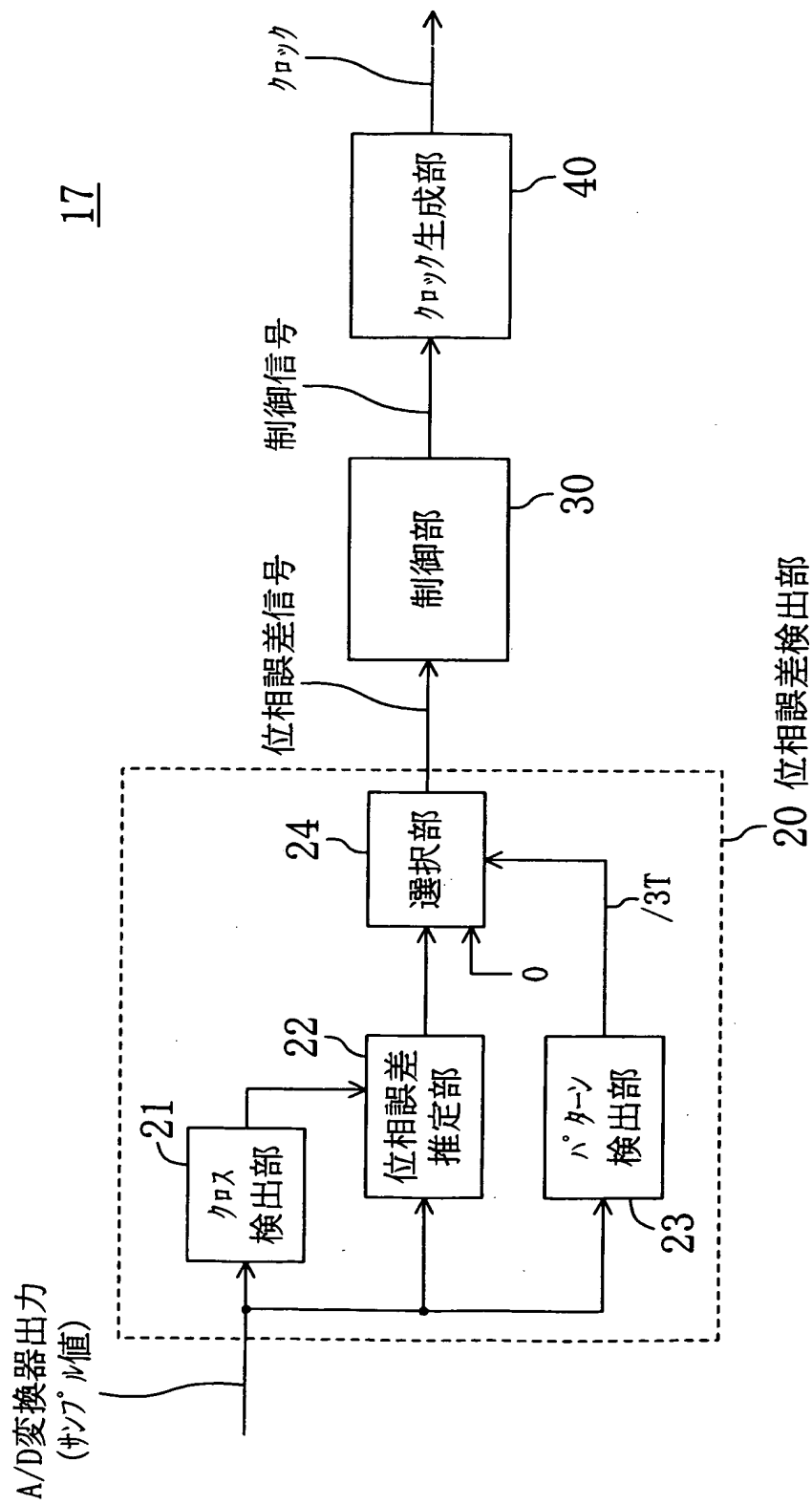
【書類名】

図面

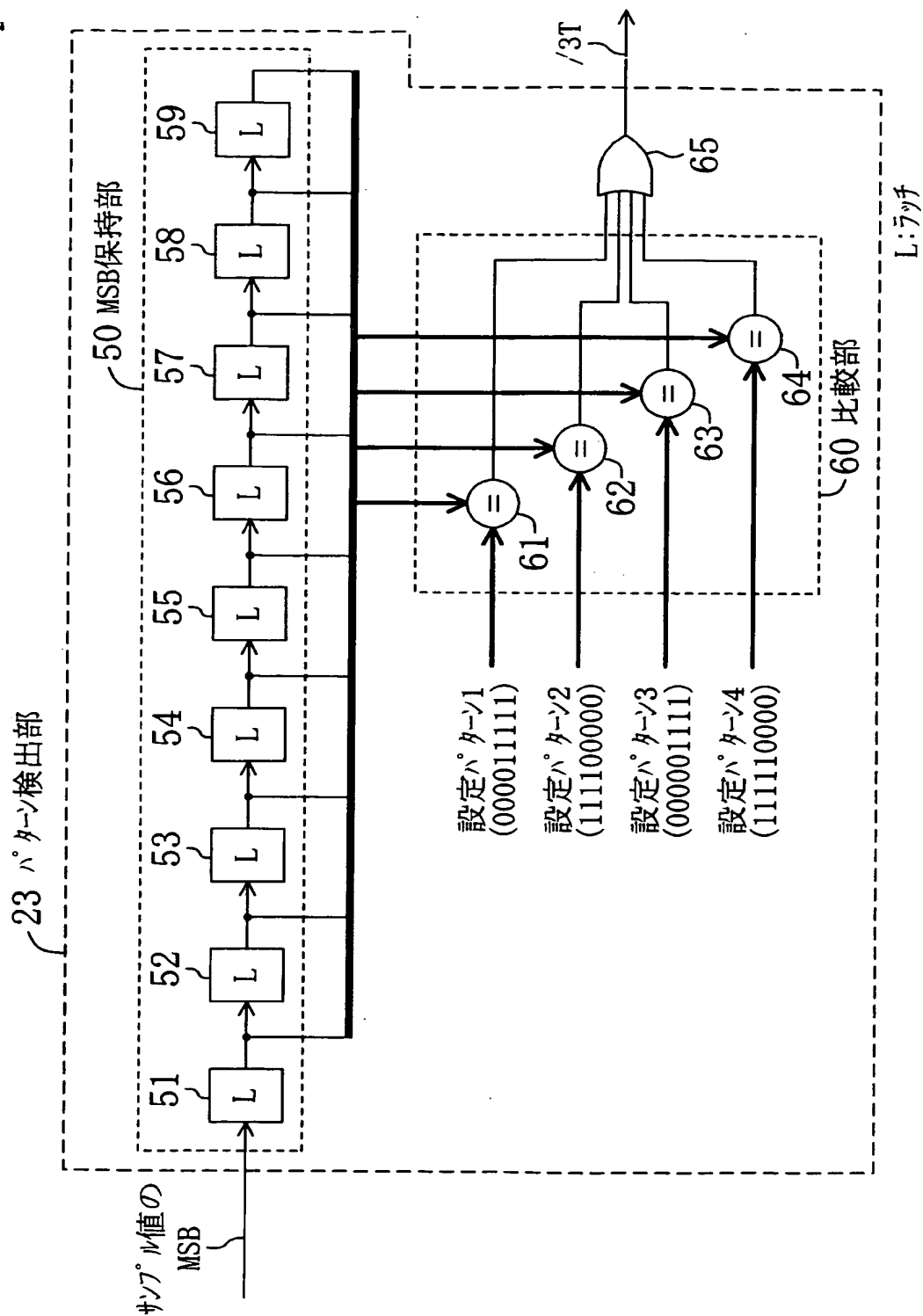
【図 1】



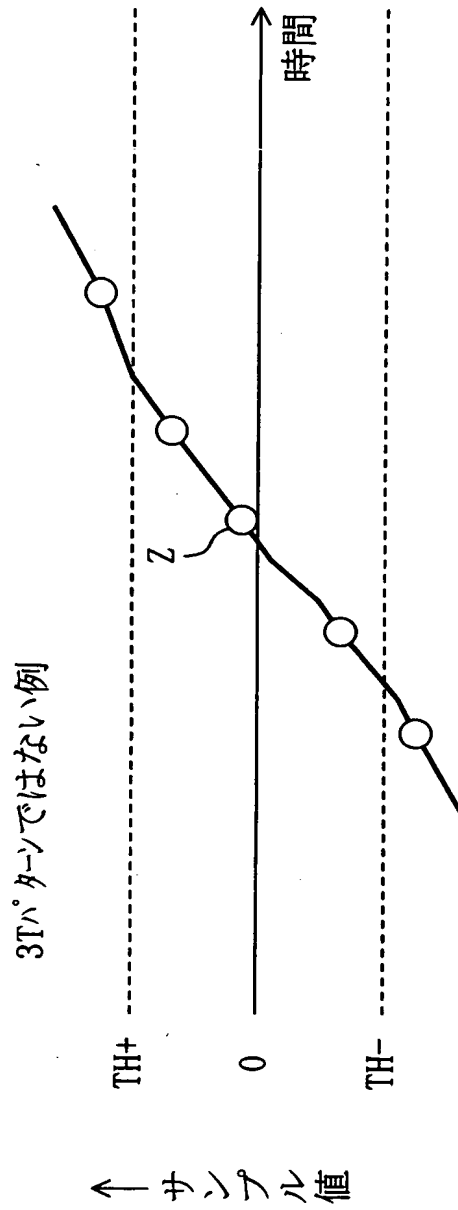
【図 2】



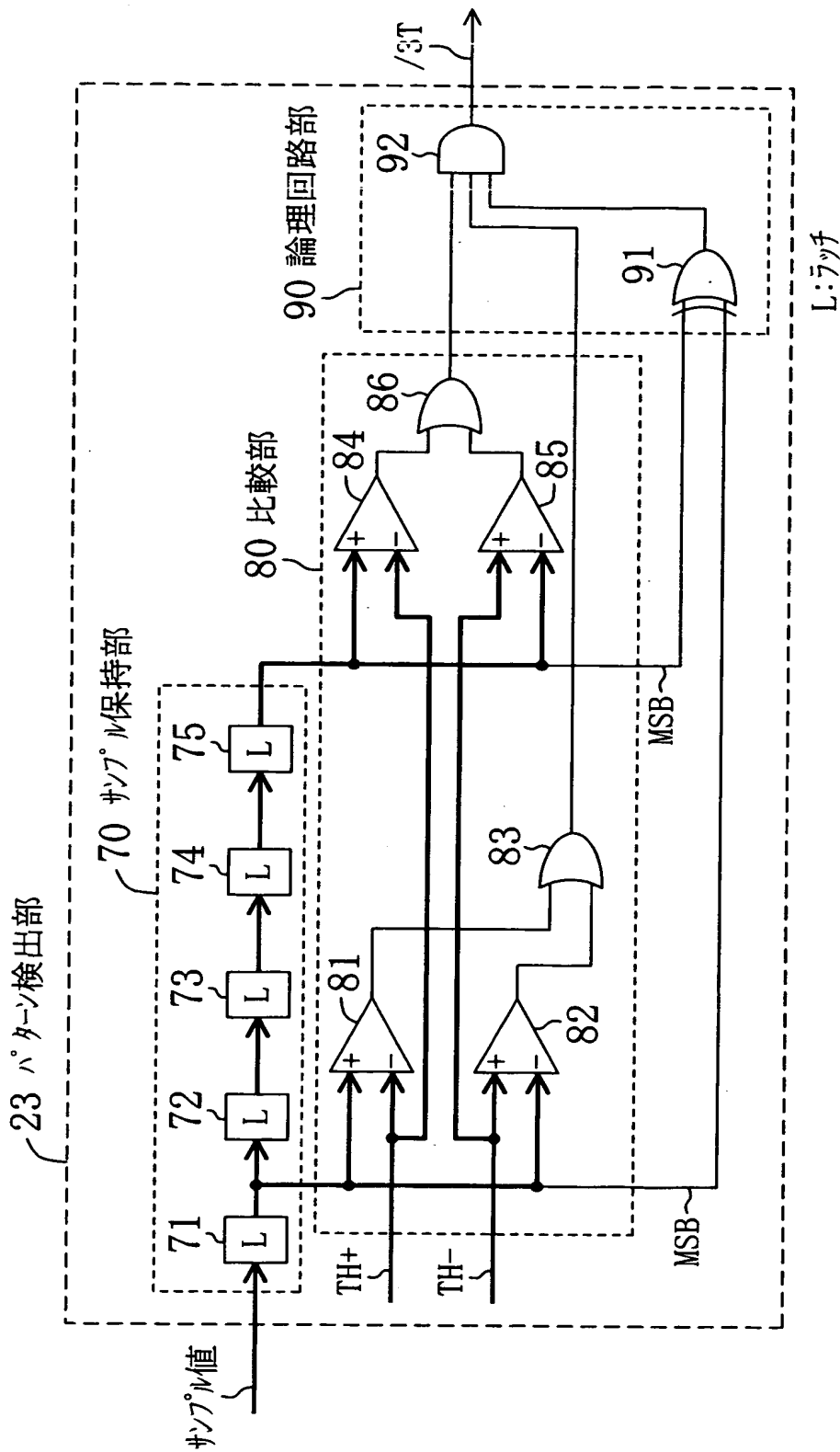
【図 3】



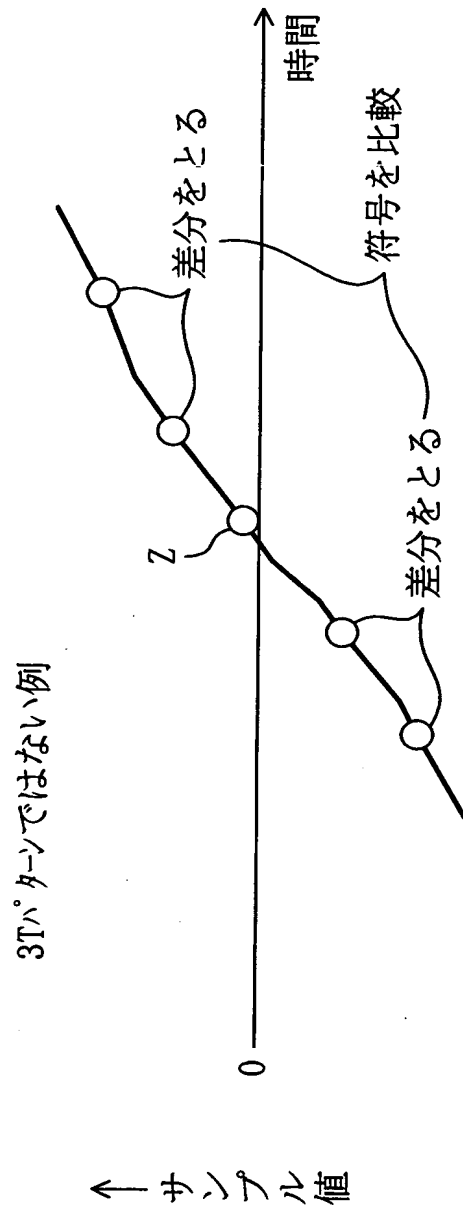
【図 4】



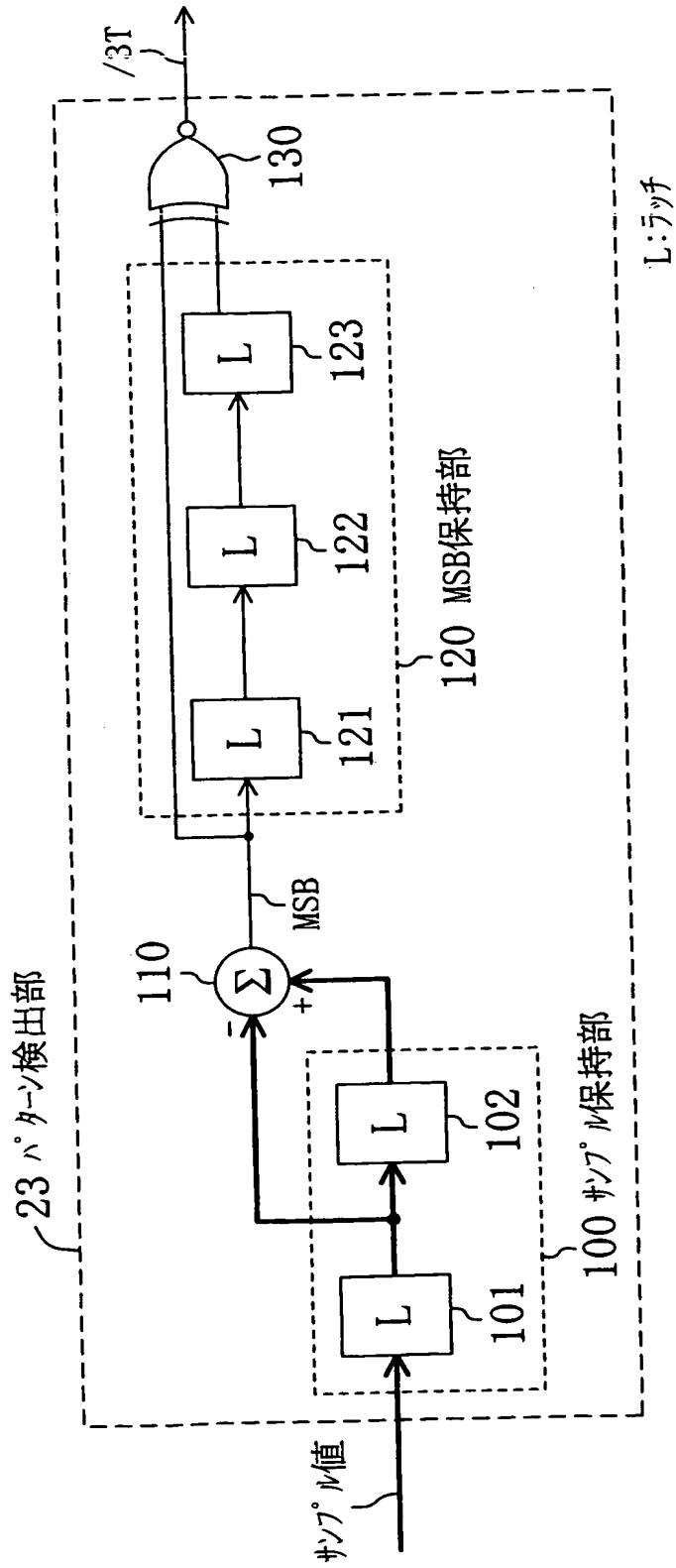
【図 5】



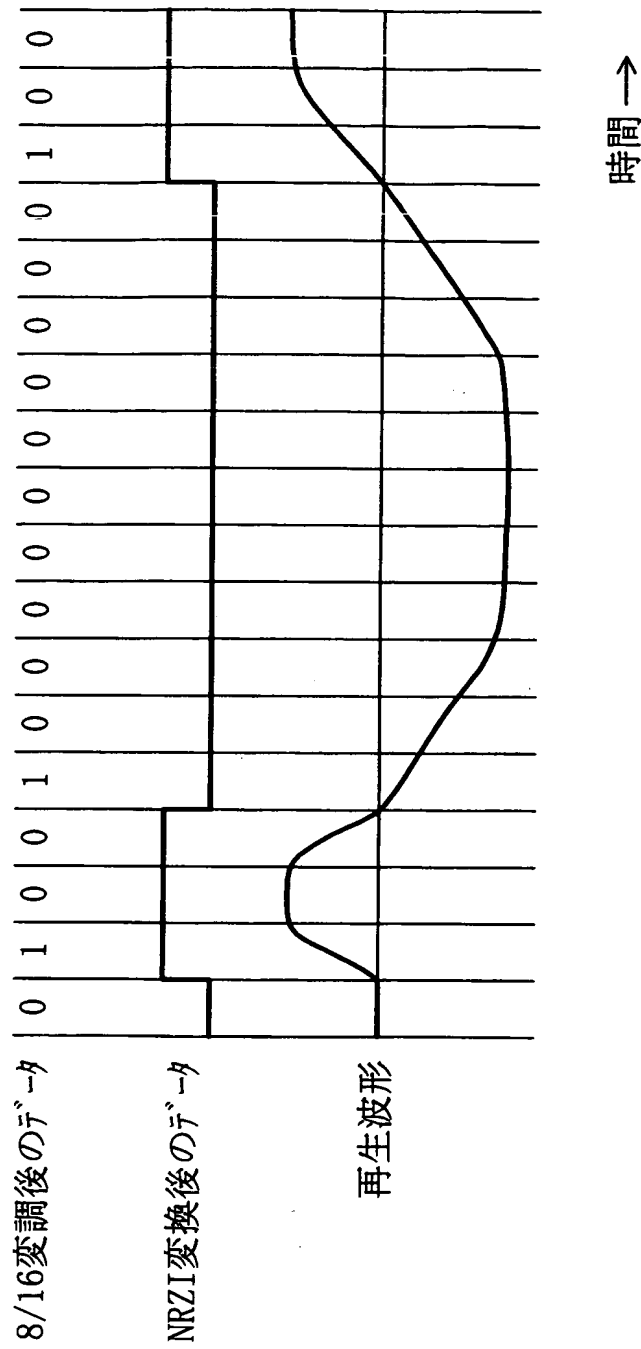
【図 6】



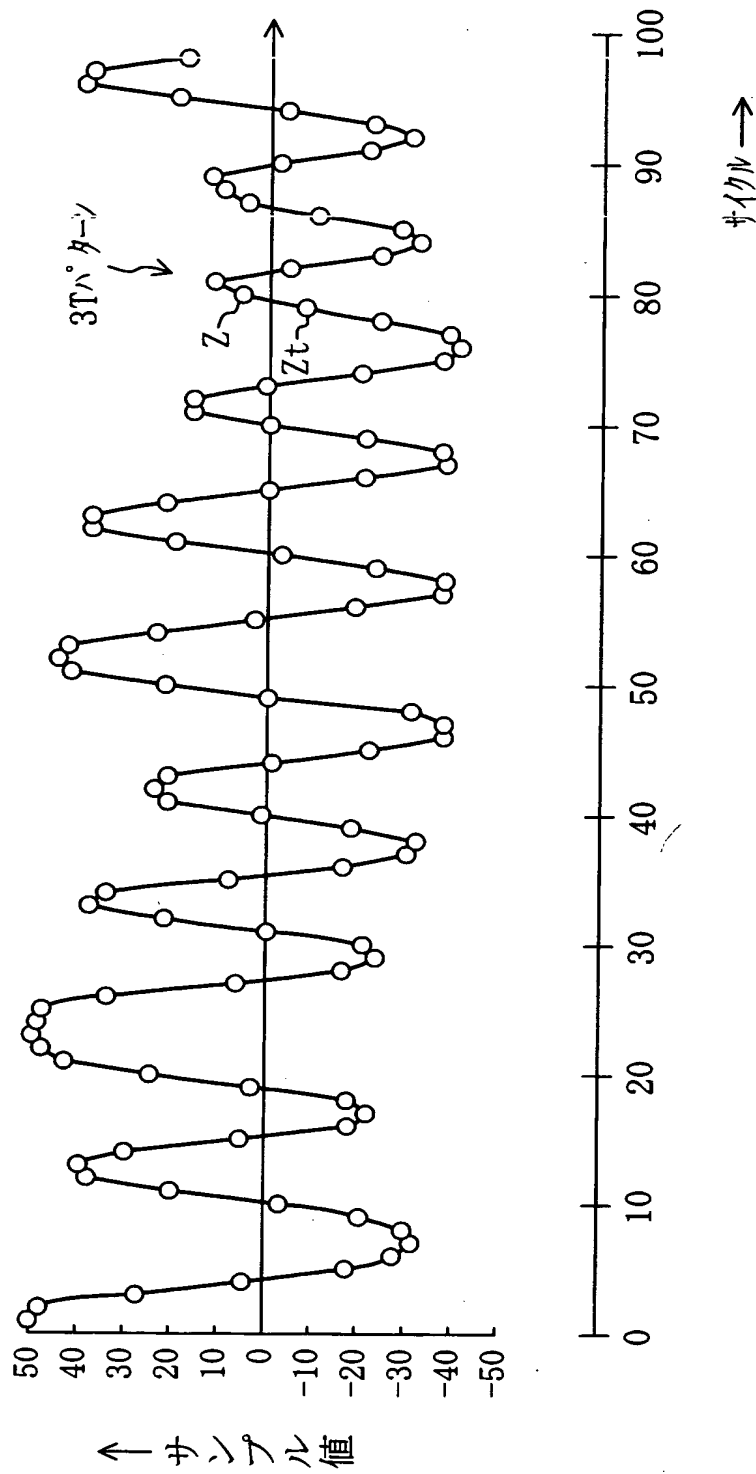
【図 7】



【図 8】



【図9】



【書類名】 要約書

【要約】

【課題】 記録媒体に記録されたデータ信号に基づく再生信号から、これに同期したクロックを安定的に抽出する。

【解決手段】 デジタル化された再生信号のゼロクロスポイントをクロス検出部 2 1 が検出し、位相誤差推定部 2 2 が再生信号のゼロクロスポイントを用いてその位相誤差を推定する。このとき、パターン検出部 2 3 は、再生信号の変動パターンがある特定パターン（例えば D V D ディスクであれば 3 T パターン）であるか否かを検出し、信頼性の低い位相誤差推定値がクロック抽出用 P L L の制御に利用されることがないように、選択部 2 4 を制御する。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日	1990年 8月28日
[変更理由]	新規登録
住 所	大阪府門真市大字門真1006番地
氏 名	松下電器産業株式会社